Mehrkanal Delta-Sigma ADCs und das Abtasttheorem

10.1.2016

Einkanal-Delta-Sigma-ADC

Die Architektur vom Delta-Sigma-Wandler ist oft sehr interessant, weil sie nur sehr geringe Anforderungen an den Tiefpassfilter vor dem ADC stellt.
Die Modulatorfrequenz liegt z.B. bei 2MHz, und die Ausgabe-Samplefrequenz bei 20S/s.

Vereinfacht kann man sich vorstellen, dass der Delta-Sigma-Wandler ein ADC ist, der bei 2MHz abtastet, und durch drastische digitale Tiefpassfilterung und folgender Abtastratenreduktion langsam und hochauflösend wird.

Der Anti-Aliasing-Filter muss daher auf die sehr hohe Modulatorfrequenz ausgelegt werden, was viel leichter erreichbar ist, als für die sehr niedrige Ausgangssamplerate.

Mehrkanal-Delta-Sigma-ADC

Auf dem Markt der verschiedensten Chiphersteller findet man Delta-Sigma-ADCs mit mehreren Eingängen. Das scheint im ersten Moment sehr verlockend.
Üblicherweise wird dabei ein analoger Multiplexer einem einzelnen Delta-Sigma-Modulator vorgeschaltet.

Bei genauerer Betrachtung stellt man fest, dass jeder Eingang einen Tiefpassfilter erfordert, der an die Multiplexer-Frequenz angepasst ist, um wirklich nicht mehr Information des analogen Signals zu verlieren als unbedingt notwendig[1)], und noch viel wichtiger, um keine Signalartefakte in den digitalen Datenstrom zu bekommen. Beim Multiplexen ist auch zu beachten, dass der ADC unter Umständen länger als nur eine Abtastperiode braucht, um einzuschwingen.

Man hat nun folgende Ansätze zur Auswahl:

1. Mehrkanal-ADC mit analogen, aktiven, steilflankigen Tiefpassfiltern oder
2. mehrere Einkanal-ADCs mit je einem sehr günstigen und einfachen RC-Filter.

Kostenmäßig stehen nun also die Einkanal-ADCs in direktem Vergleich zu den aktiven Tiefpassfiltern.

Simultaneous Sampling ADCs

Vereinzelt findet man von div. Herstellern auch ADCs mit meherern Delta-Sigma-Modulatoren in einem Gehäuse. Dies ist die integrierte Variante von mehrern Einkanal-ADCs. Die Auswahl ist hier jedoch sehr beschränkt.

Verwandte Artikel

Anti-Aliasing Filter für Delta-Sigma ADCs

adc, theorie, artikel, elektronik, deutsch, technik

1)

Signale über fs-halbe können ohnehin nicht dargestellt werden

From:
http://www.zeilhofer.co.at/wiki/ - **Verschiedenste Artikel von Karl Zeilhofer**

Permanent link:
http://www.zeilhofer.co.at/wiki/doku.php?id=multi-delta-sigma

Last update: **2017/04/04 06:44**